

USAL0L - Architecture des composants informatiques

Présentation

Programme

Contenu

Technologie des composants.

- Les mémoires.
 - Généralité et définitions.
 - Définition.
 - La hiérarchie des mémoires.
 - Organisation de la mémoire
 - Les mémoires vives.
 - Structure de la mémoire.
 - Mémoire dynamique.
 - Exemple d'architecture.
 - Les mémoires mortes.
 - La ROM.
 - La PROM.
 - L'EPROM.
 - L'EEPROM.
 - Les mémoires associatives.
 - Notion d'anticipation et d'antémémoire.
 - Principe de fonctionnement.
 - Modèles d'organisation de la mémoire cache.
 - Performances des mémoires caches.
 - Mémoires virtuelles.
 - Introduction.
 - La pagination.
 - La segmentation.
 - Description du fonctionnement d'une UGM.
 - Description de l'unité de pagination.
 - Les circuits logiques programmables (PAL, LCA, mémoires mortes) :
 - Principe des circuits logiques programmables.
 - Les PLD (PAL, GAL, EPLD,...).
 - Les FPGA (SRAM, FGPA à anti-fusibles, ...).
 - Analyse et comparaison de leurs caractéristiques et performances.
 - Algèbre de Boole
 - Les circuits logiques combinatoires et séquentiels
-
- Applications en transcodage, réalisation de micro-UAL, de systèmes logiques basiques, de comptage d'évènements, de comparaisons de séquenceurs.
 - Composants analogiques

-Composants passifs

-Réseaux linéaires

-Semi-conducteurs : diode, transistor bipolaire, MOS, MOSFET

-Amplification linéaire

-Montages non linéaires

-mise en forme de signaux

-Filtrage analogique

-Introduction au filtrage numérique

- Applications de mise en forme de signaux, de seuillage, d'amplification en tension, en

Mis à jour le 01-09-2012



Code : USAL0L

Unité spécifique de type cours

6 crédits

Responsabilité nationale :

EPN05 - Informatique / 1

Contact national :

Cnam Picardie

Avenue des Facultés

80025 Amiens Cedex 01

03 22 33 65 68, 03 22 33 65 50

Eicnam Picardie

eicnam@cnam-picardie.fr

courant et d'adaptation d'impédance

- Les CAN et CNA.

Description des différentes architectures de convertisseurs et performances associées : précision, vitesse. Réalisation de différents convertisseurs sur simulateur.

- Les processeurs industriels.

Objectif : Donner les potentialités permettant d'analyser et/ou de concevoir des éléments matériels (cartes) ou logiciels (programmes) de systèmes bâtis autour des PICs, ATMEL, ARM

- Introduction.
- La machine de VON NEUMANN.
- Evolution des architectures des machines :
- Architecture CISC.
- Architecture RISC.
- Architecture superscalaire.
- La machine de VON NEUMANN.
- Structure de l'unité centrale de la machine de VON NEUMANN.
- La mémoire centrale.
- L'unité de commande.
- L'unité arithmétique.
- Fonctionnement de l'unité centrale et du séquenceur.
- L'unité centrale.
- Topologie.
- Exécution d'une instruction.
- Recherche de l'instruction.
- Traitement d'une instruction.
- Exécution d'une instruction.
- Le séquenceur.
- La gestion des entrées / sorties.
- Introduction.
- La technique du polling.
- Principe de fonctionnement.
- Les avantages et inconvénients du polling.
- La technique des interruptions.
- Principe de fonctionnement.
- Identification de la demande.
- Matérielle.
- Logiciel.
- La technique des accès directs à la mémoire (DMA).
- Principe de fonctionnement.
- Les canaux DMA.
- Avantages et inconvénients de la technique.
- Architecture des processeurs.
- Architecture PIPE LINE.
- Principe de fonctionnement.
- Les problèmes liés à l'architecture PIPE LINE.
- Le contrôle des informations.
- Les conflits dus au parallélisme.
- Description d'une machine PIPE LINE.
- la mémoire centrale.
- l'unité d'instructions.
- gestion de l'unité arithmétique.
- Architecture vectorielle.

- L'architecture vectorielle de base.
- Le contrôle de la longueur du vecteur.
- Le pas du vecteur.
- Le chaînage des opérations.
- Architecture cellulaire.
- Principe de fonctionnement.
- Architecture générale.
- Interconnexion des Processing Élément (PES).
- Topologie.
- Détails d'un Processing Élément.
- Architecture RISC.
- Présentation.
- La méthode RISC.
- les différentes approches de la conception.
- l'approche descendante.
- les consignes architecturales.
- Le jeu d'instructions.
- détermination des catégories d'instruction.
- les formats d'instructions.
- jeu d'instructions orienté registre.
- schéma d'exécution directe.
- Architectures spécialisées.
- Les DSP.
- Les microcontrôleurs.
- Les PIC.

- Programmation d'un microprocesseur en assembleur et C
 - Introduction.
 - Présentation du microprocesseur.
 - Jeu d'instructions.
 - Les catégories d'instructions.
 - Mode d'adressage.
 - Assemblage et chargement.
 - Routines et passage de paramètres.
 - Les interruptions.
 - Principes.
 - Gestion de pile.
 - Principe de gestion des entrées / sorties.
 - Interface aux périphériques.

Etudes de cas

Un ensemble d'études faisant appel à des éléments abordés dans le programme permet d'évaluer l'élève dans sa capacité d'analyse et dans sa faculté à rechercher des solutions techniques fiables et économiquement acceptables pour répondre à un besoin de conception de systèmes basés sur des architectures programmées. La communication inter-processeurs, la gestion de bus de terrain, les contraintes temps réel sont abordés dans ces études.

Des outils de simulation, des cartes prototypes d'interfaçage, des capteurs et actionneurs divers sont utilisés pour illustrer les cours magistraux.

Description des modalités de validation

- Contrôle continu : 30%
- Examen final : 30%
- Projet : 40%