

USEA1Z - FPGA plateforme ARM

Présentation

Prérequis

L'unité enseignement comporte au moins 50 % de travaux pratiques nécessitant des équipements spéciaux

Objectifs pédagogiques

maitriser les bases du flot de conception d'un système sur puce programmable (SOPC) utilisant un processeur ARM ainsi que les concepts correspondants

Compétences

connaissances des concepts avancés de la logique programmable incorporant un microprocesseur embarqué de type ARM.

Programme

Contenu

La formation propose aux apprentis une méthodologie de conception des circuits hybrides « hardware-software ». Ils pourront parcourir toutes les étapes du flot de conception au travers d'un projet mené de la phase de description, jusqu'à l'étape de co-simulation et de test. Le programme comprendra les points suivants :

- Techniques de conception des circuits numériques
 - o Fonctions d'électronique numérique
 - o Technologie des circuits intégrés
 - o Conception, méthodologie et simulation
- Problématique des System-On-Chip (SOC)
 - o Architectures, état de l'art
 - o Partitionnement logiciel matériel
 - o Création et réutilisation d'IP
 - o Méthodologie de conception
- Langages de conception
 - o langage VHDL
 - o rappel de langage C
- Processeurs ARM et bus de communication
 - o Architecture des processeurs ARM
 - o Description des éléments d'un processeur : pipeline, cache, MMU, FPU
 - o Caractéristiques des bus : protocole, synchronisation, arbitrage, type de transfert
 - o Exemple de bus : AMBA
- Conception d'IP
 - o Principe de création d'un IP
- Projet
 - o Application à la définition d'un système pour le traitement du signal
 - o Intégration des IP matériels
 - o Test de la plateforme sur FPGA Xilinx de type Zynq
 - o Implémentation logicielle et validation sur maquette

Mis à jour le 14-04-2021



Code : USEA1Z

Unité spécifique de type cours

3 crédits

Responsabilité nationale :

EPN03 - Electroniques, électrotechnique, automatique et mesure (EEAM) / 1

Contact national :

EPN - Secrétariat EASY

292 Rue Saint Martin

11 B2 36

75003 Paris

01 40 27 24 81

Virginie Dos Santos Rance

virginie.dos-santos-rance@lecnam.net

Description des modalités de validation

examen + projet